

CFO 13988 US
November 11, 2004

Excerpt translation of JP-H09-252434-A

[0041] Fig. 6 shows timing charts illustrating the operation of this embodiment. In Fig. 6(a), during the horizontal blanking period, the electric potentials of the address line 6, the RD line 15 and the reset gates are set respectively to "H", "L" and "H" to inject an electric charge. Then, the RD line 15 is set to "H" and the reset gates are again set to "H" to discharge an electric charge. Thereafter, the read-out gates are turned on to read out the signal.

[0042] In this operation, the signal detecting sections 20 connected to the gates of the amplifying transistors 2 are reset by injection and discharge of an electric charge. Hence, KTC noise generated at the signal detecting sections 20 is lowered to 1/2 KTC. In this event, signal charges stored at the photodiodes 1 should preferably be completely transferred by turning on the read-out transistors 16.

[0043] In Fig. 6(b), during the horizontal blanking period, the electric potentials of the address line 6, RD line 15 and the reset gates are set respectively to "H", "L" and "H" to inject an electric charge. Then, the RD line 15 is set to "H" and the reset gates are again set to "H" to discharge an electric charge at the gate portions of the amplifying transistors. Thereafter, the read-out transistors are turned on to read out the signal.

[0044] Next, the electric potentials of the RD line 15, the reset gates and the read-out gates are set to "L", "H" and "H" to inject an electric charge to the photodiode sections. Then, the RD line 15 is set to "H", the reset gates are again set to "H" and the read-out gates are again set to "H" to discharge an electric charge.

[0045] In this operation, both the signal detecting sections 20 and the photodiodes 1 are reset by the injection and discharge of an electric charge to reduce the KTC level to 1/2 KTC. At the same time, any after images caused by incomplete transfer of signal charges from the photodiodes can be suppressed.

[0046] In Fig. 6(c), during the horizontal blanking period,

CFO 13988 US
November 11, 2004

the electric potentials of the address line 6, the RD line 15 and the reset gates are set respectively to "H", "H" and "H" to discharge an electric charge. Thereafter, the read-out gates are turned on to read out the signal. Then, the RD line 15 is set to "L", the reset gates are set to "H", and the read-out gates are again turned on to inject an electric charge. Then, the RD line 15 is set to "H", the reset gates are set to "H", and the read-out gates are again turned on to discharge an electric charge.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-252434

(43) 公開日 平成9年(1997)9月22日

(51) Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
H 0 4 N 5/335			H 0 4 N 5/335	E
H 0 1 L 27/146			H 0 1 L 27/14	A

審査請求 未請求 請求項の数3 O L (全 11 頁)

(21) 出願番号 特願平8-57720

(22) 出願日 平成8年(1996)3月14日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 宮川 良平

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(72) 発明者 山下 浩史

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

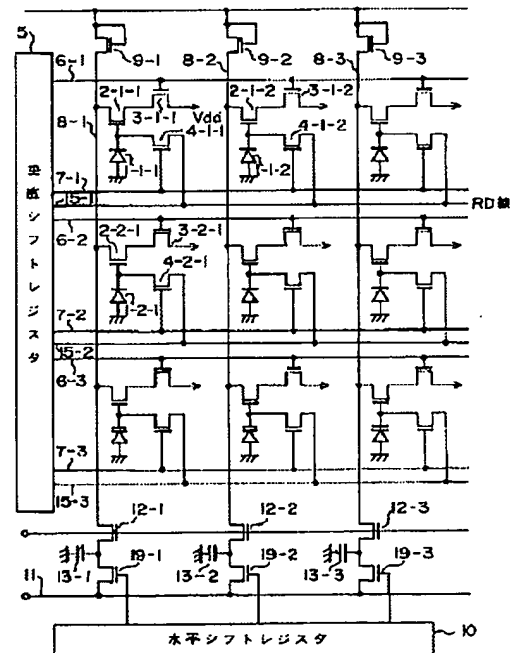
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 固体撮像装置

(57) 【要約】

【課題】 フォトダイオード部で発生するノイズを低減させることができ、S/Nの向上をはかる。

【解決手段】 半導体基板上に、光電変換のためのフォトダイオード1、このフォトダイオード1の出力をゲートに inputs する増幅トランジスタ2、及びフォトダイオード1をリセットするリセットトランジスタ4を含む単位セルを行列2次元状に配列してなる撮像領域と、この撮像領域の読み出し行を選択する垂直シフトレジスタ5と、選択された行に相当するフォトダイオード1の検出信号を読み出す列方向に配置された水平信号線11に検出信号を順次読み出す水平選択トランジスタ19とを備えた固体撮像装置において、リセットトランジスタ4のフォトダイオード1につながる端子と反対側の端子の配線(RD線)15が、行方向に延び且つ各行の配線が電氣的に独立している。



(2)

特開平9-252434

1.

2

【特許請求の範囲】

【請求項1】半導体基板上に、フォトダイオードとこのダイオードをリセットする手段を含む単位セルを行列2次元状に配列してなる撮像領域と、この撮像領域の読み出し行を選択する垂直選択手段とを備えた固体撮像装置において、

前記フォトダイオードのリセット手段が、前記フォトダイオードへの電荷の注入と排出によることを特徴とする固体撮像装置。

【請求項2】半導体基板上に、光電変換のためのフォトダイオード、このフォトダイオードの出力をゲートに入力する増幅トランジスタ、及びフォトダイオードをリセットするリセットトランジスタを含む単位セルを行列2次元状に配列してなる撮像領域と、この撮像領域の読み出し行を選択する垂直選択手段と、選択された行に相当するフォトダイオードの検出信号を読み出す列方向に配置されて増幅トランジスタのソースに接続された垂直信号線と、これらの垂直信号線から行方向に配置された水平信号線に検出信号を順次読み出す水平選択トランジスタとを備えた固体撮像装置において、
前記リセットトランジスタの前記フォトダイオードにつながる端子と反対側の端子の配線が行方向に延び、且つ各行の配線が電氣的に独立していることを特徴する固体撮像装置。

【請求項3】半導体基板上に、光電変換のためのフォトダイオードとこのフォトダイオードの出力をゲートに入力する増幅トランジスタを有する単位セルを行列2次元状に配列してなる撮像領域と、この撮像領域の読み出し行を選択する垂直選択手段と、選択された行に相当するセルの検出信号を読み出す列方向に配置されて前記増幅トランジスタのソースに接続された複数の垂直信号線と、これらの垂直信号線から行方向に配置された水平信号線に検出信号を順次読み出す水平選択トランジスタとを備えた固体撮像装置において、
前記増幅トランジスタのドレインが電荷注入線に接続され、電荷注入線電位が増幅トランジスタのゲートのチャネル電位より低い電位に設定されることで、電荷注入線から垂直信号線へ電荷が注入され、その後に垂直信号線電位より高い電位に設定されることにより信号の読み出しが行われることを特徴とする固体撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、固体撮像装置に係わり、特に単位セル内に増幅トランジスタを設けた増幅型固体撮像装置に関する。

【0002】

【従来の技術】近年、固体撮像装置の一つとして、増幅型MOSセンサを用いた固体撮像装置が提案されている。この装置は、各セル毎にフォトダイオードで検出した光信号を、トランジスタで増幅するものであり、高感

度という特徴を持っている。

【0003】図10は、増幅型MOSセンサを用いた従来の固体撮像装置を示す回路構成図である。フォトダイオード1(1-1-1, 1-1-2, ～, 1-3-3)の検出信号を増幅する増幅トランジスタ2(2-1-1, 2-1-2, ～, 2-3-3)、信号を読み出すラインを選択する垂直選択トランジスタ3(3-1-1, 3-1-2, ～, 3-3-3)、信号電荷をリセットするリセットトランジスタ4(4-1-1, 4-1-2, ～, 4-3-3)からなる単位セルが行列2次元状に配列されている。なお、図では3×3個のセルが配列されているが、実際にはこれより多くの単位セルが配列されている。

【0004】垂直シフトレジスタ5から水平方向に配線されている水平アドレス線6(6-1, 6-2, 6-3)は垂直選択トランジスタ3のゲートに接続され、信号を読み出すラインを決めている。同様に、垂直シフトレジスタ5から水平方向に配線されているリセット線7(7-1, 7-2, 7-3)は、リセットトランジスタ4のゲートに接続されている。増幅トランジスタ2のソースは列方向に配置された垂直信号線8(8-1, 8-2, 8-3)に接続され、その一端には負荷トランジスタ9(9-1, 9-2, 9-3)が設けられている。

【0005】垂直信号線8の他端は、水平シフトレジスタ10の選択パルスにより駆動される水平選択トランジスタ19(19-1, 19-2, 19-3)を介して水平信号線11に接続されている。

【0006】図11は、このデバイスの動作を示すタイミングチャートである。水平アドレス線6-1をハイレベルにするアドレスパルス101を印加すると、このラインの垂直選択トランジスタ3のみONし、このラインの増幅トランジスタ2と負荷トランジスタ9でソースホロア回路が構成される。そして、増幅トランジスタ2のゲート電圧、即ちフォトダイオード1の電圧とはほぼ同等の電圧が垂直信号線8に現れる。

【0007】次いで、水平シフトレジスタ10から水平選択パルス102(102-1, ～, 102-3)を水平選択トランジスタ19に順次印加し、水平信号線11から1ライン分の信号を順次取り出す。1ライン分の信号の読み出しが終わるとリセット線7-1をハイレベルにするリセットパルス103を印加し、このラインのリセットトランジスタ4をONして信号電荷をリセットする。

【0008】この動作を、次のライン、その次のラインと順次続けることにより、2次元状全ての信号を読み出すことができる。ここで、フォトダイオード1の電位の変化分とほぼ同等の変化分の電圧が垂直信号線8に現れる。フォトダイオード1の容量をCs、垂直信号線8の容量をCvとすると、信号電荷はCv/Cs倍に増幅される。一般には、CvはCsに比べ非常に大きい。

(3)

特開平9-252434

3

4

【0009】しかしながら、この種の装置にあっては次のような問題があった。即ち、従来型の特徴はリセットトランジスタのドレインの配線が全てのラインで共通で、電源線V_{dd}に接続されていることである。この構成では、フォトダイオードのリセットはリセットトランジスタが強反転であるため、フォトダイオードで発生するノイズは $2/3 KTC$ である（K：ボルツマン定数、T：絶対温度、C：フォトダイオードの容量）。そしてこの雑音は、固体撮像装置の感度を低下させる。

【0010】また、撮像領域端に負荷トランジスタを設置する必要があるため、その分素子面積が大きいかつ素子製造工程が複雑化するという問題があった。さらに、ソースフォロワ動作では、負荷トランジスタを介して全ての垂直信号線に電流が流れているため、負荷トランジスタの抵抗で消費される電力が素子の消費電力を大きくしているという問題があった。さらに、負荷トランジスタは各列1つずつ設けられるが、負荷トランジスタの特性がばらつくと、負荷トランジスタと画素の増幅トランジスタで構成されるソースホロアの特性が列毎にばらつくため、再生画面上で縦の筋状に出力が不均一になり、画質が著しく劣化すると言う問題があった。

【0011】また、上記の問題の他に次のような問題もあった。第1に、水平方向で信号の蓄積時間が異なるため感度の差がでることである。これは、リセットする時間は1ラインの中は全て同時であるが信号を読み出す時間は異なっているためである。図6でフォトダイオード1-1-1、～、1-1-3の信号蓄積時間104-1、～、104-3は、1周期の時間105に比べ短いだけでなくそれぞれ異なっている。

【0012】第2に、フォトダイオード1の電位が同じでも増幅トランジスタ2のしきい値電圧の違いが垂直信号線8に現れるため、しきい値電圧のばらつきに対応する2次元状の雑音（固定パターン雑音と呼ぶ）が現れることである。しきい値電圧は増幅トランジスタ2のドレイン電流が殆ど流れない状態（1マイクロアンペア程度）で測定する。しかし、増幅トランジスタ2は電流供給源の負荷トランジスタ9からその20倍から1000倍のドレイン電流を流している。そのため、しきい値電圧のばらつきだけでなくドレイン電流が大きいところでのトランジスタ特性のばらつきも固定パターン雑音となる。

【0013】

【発明が解決しようとする課題】このように従来、増幅型固体撮像装置においては、フォトダイオードのリセットに伴いフォトダイオード部で発生するKTCノイズがあり、これが固体撮像装置の感度を低下させる大きな要因となっていた。

【0014】また、負荷トランジスタを各垂直信号線に設置する必要があるため、素子面積の増大と共に消費電力の増大を招くという問題があった。本発明は、上記事情を

考慮して成されたもので、その目的とするところは、フォトダイオード部で発生するKTCノイズを低減させることができ、S/Nの高い増幅型固体撮像装置を提供することにある。

【0015】また、本発明の他の目的は、増幅トランジスタのソースに接続された負荷トランジスタを省略することができ、素子面積の縮小及び消費電力の低減をはかり得る増幅型固体撮像装置を提供することにある。

【0016】

10 【課題を解決するための手段】

（構成）上記課題を解決するために本発明は、次のような構成を採用している。即ち、本発明（請求項1）は、半導体基板上に、フォトダイオードとこのダイオードをリセットする手段を含む単位セルを行列2次元状に配列してなる撮像領域と、この撮像領域の読み出し行を選択する垂直選択手段とを備えた固体撮像装置において、前記フォトダイオードのリセット手段が、前記フォトダイオードへの電荷の注入と排出によることを特徴とする。

20 【0017】また、本発明（請求項2）は、半導体基板上に、光電変換のためのフォトダイオード、このフォトダイオードの出力をゲートに inputsする増幅トランジスタ、及びフォトダイオードをリセットするリセットトランジスタを含む単位セルを行列2次元状に配列してなる撮像領域と、この撮像領域の読み出し行を選択する垂直選択手段と、選択された行に相当するフォトダイオードの検出信号を読み出す列方向に配置されて増幅トランジスタのソースに接続された垂直信号線と、これらの垂直信号線から行方向に配置された水平信号線に検出信号を順次読み出す水平選択トランジスタとを備えた固体撮像装置において、前記リセットトランジスタの前記フォトダイオードにつながる端子と反対側の端子の配線（リセットドレイン配線）が行方向に延び、且つ各行の配線が電気的に独立していることを特徴とする。

【0018】ここで、本発明の望ましい実施態様としては、次のものがあげられる

(1) リセットドレイン配線が、同じ行の増幅トランジスタのドレインにつながる配線と共通であること。

(2) リセットドレイン配線が、隣合う上或いは下の行の増幅トランジスタのドレインにつながる配線と共通であること。

(3) リセットトランジスタのドレイン配線の電位を変化させることにより、フォトダイオードに電荷を注入及び排出して、フォトダイオードのリセットを行うこと。

(4) フォトダイオードが読み出しトランジスタを介して増幅トランジスタのゲートにつながること。

(5) フォトダイオードが埋め込み型フォトダイオードであること。

【0019】また、本発明（請求項3）は、半導体基板上に、光電変換のためのフォトダイオードとこのフォトダイオードの出力をゲートに inputsする増幅トランジスタ

50

(4)

特開平9-252434

5

を有する単位セルを行列2次元状に配列してなる撮像領域と、この撮像領域の読み出し行を選択する垂直選択手段と、選択された行に相当するセルの検出信号を読み出す列方向に配置されて前記増幅トランジスタのソースに接続された複数の垂直信号線と、これらの垂直信号線から行方向に配置された水平信号線に検出信号を順次読み出す水平選択トランジスタとを備えた固体撮像装置において、前記増幅トランジスタのドレインが行毎に独立に設置された電荷注入線に行方向に共通に接続され、選択された行の信号の読み出しは、電荷注入線電位が増幅トランジスタのゲートのチャネル電位より低い電位に設定された後に、垂直信号線電位より高い電位に設定されることにより行われることを特徴とする。

〔作用〕本発明（請求項1，2）によれば、電荷の注入・排出動作によりフォトダイオードをリセットすることにより、リセットトランジスタが弱反転状態でリセットされるため、雑音は $1/2 KTC$ に減少する。

【0020】より具体的には、リセットトランジスタのドレインの配線（リセットドレイン配線：RD線）を、選択トランジスタを介して増幅トランジスタのドレインにつながる配線とは独立に形成し、且つ各行で独立に配置することにより、RD線を“L”にして電荷の注入を行い、RD線を“H”にして電荷の排出を行うという注入・排出動作によつて、フォトダイオードのリセットを行うことができる。つまり、リセットトランジスタを強反転状態ではなくが弱反転状態でリセットするために、雑音を $1/2 KTC$ に減少させることができる。

【0021】また、本発明（請求項3）によれば、増幅トランジスタの信号を垂直信号線に読み出す際に、負荷トランジスタを通して電流を流さず、各行毎に独立して設置された電荷注入線から垂直信号線に電荷を注入する。そのため、負荷トランジスタに電流を流す必要がなくなり、素子の消費電力を小さくすることができる。さらに、負荷トランジスタを設ける必要がないため、素子面積を小さくでき、素子製造工程を簡略化することができる。また、負荷トランジスタの特性ばらつきが原因で発生する再生画面上の縦筋状の出力不均一を防止することができる。

【0022】

〔発明の実施の形態〕以下、本発明の実施形態を図面を参照して説明する。

〔第1の実施形態〕図1は、本発明の第1の実施形態に係わる固体撮像装置を示す回路構成図である。

【0023】単位セルの構成は、前記図10に示した従来装置と基本的に同様である。即ち単位セルは、フォトダイオード1の検出信号を増幅する増幅トランジスタ2、信号を読み出すラインを選択する垂直選択トランジスタ3、信号電荷をリセットするリセットトランジスタ4から構成され、行列2次元状に配列されている。なお、図では 3×3 個のセルが配列されているが、実際に

6

はこれより多くの単位セルが配列されている。

【0024】垂直シフトレジスタ5から水平方向に配線されている水平アドレス線6は垂直選択トランジスタ3のゲートに接続され、信号を読み出すラインを決めている。同様に、垂直シフトレジスタ5から水平方向に配線されているリセット線7は、リセットトランジスタ4のゲートに接続されている。増幅トランジスタ2のソースは列方向に配置された垂直信号線8に接続され、その一端には負荷トランジスタ9が設けられている。

【0025】ここまでの基本構成は従来装置と同様であるが、本発明は次の点で従来装置と構成を異にする。即ち、リセットトランジスタ4のドレインの配線（RD線）15（15-1，15-2，15-3）は、選択トランジスタ3を介して増幅トランジスタ2のドレインにつながる電源線V_{dd}とは接続されておらず、電源線とは独立に設けられている。さらに、RD線15は各行で独立になっている。

【0026】また、垂直信号線8の他端は、分離トランジスタ12（12-1，12-2，12-3）に接続され、分離トランジスタ12と水平選択トランジスタ19との間に増幅容量13（13-1，13-2，13-3）が接続されている。なお、分離トランジスタ12及び増幅容量13を省略し、前記図10に示すように垂直信号線8を水平選択トランジスタ19に直接接続するようにしてもよい。

【0027】本実施形態では、リセットトランジスタ4のドレインの配線（RD線）15を電源線V_{dd}とは独立に設け、さらにRD線15を各行で独立に配置している。このため、RD線15を“L”にして電荷を注入した後“H”にして電荷を排出するという注入・排出動作によって、各行のフォトダイオード1のリセットを各行独立に行うことができる。この場合、リセットトランジスタ4が弱反転状態でリセットするために、フォトダイオード1で発生するノイズが $1/2 KTC$ に低減されることになる。

【0028】図2は、本実施形態における動作を示すタイミングチャートである。水平ブランキング期間に、信号読出しを行った後、RD線15の電位を“L”にし、リセットゲートを“H”にして電荷の注入を行う。その後、RD線15の電位を“H”にし、リセットゲートを再び“H”にして電荷の排出を行う。

【0029】これによりリセットトランジスタ4を、例えばドレインが5Vでゲートが3Vという弱反転状態で駆動して注入動作を行うことができ、従ってフォトダイオード1で発生するノイズを $1/2 KTC$ に低減することができる。

【0030】また、本実施形態では、垂直信号線8と水平選択トランジスタ19との間に分離トランジスタ12及び増幅容量13を設けることにより、信号蓄積時間を1周期の時間に近付けるだけでなく、1ラインの中での

50

(5)

特開平9-252434

7

8

蓄積時間の差を無くすことができ、これにより信号蓄積時間の差による水平方向の感度の違いを無くすることも可能となる。

【0031】図1の実施形態では各行独立にRD線15を設けていた。しかし、RD線が全ての行に共通であっても図2の動作タイミングを用いて図1の実施形態と同様の効果が得られる。但し、この場合は1つの行のフォトダイオード1をリセットする時に全ての行のRD線を駆動することになる。従って、各行のフォトダイオード1をリセットする毎に全行のRD線の容量をドライブすることになり、消費電力が格段に大きくなる。そのため、図1の実施形態のRD線を各行で独立にすると消費電力に関して有利である。或いは隣り合う2行のRD線を共通として、2行毎にRD線を独立にしても、全行共通に比べて消費電力に関して大変有利である。

(第2の実施形態) 図3は、本発明の第2の実施形態に係わる固体撮像装置を示す回路構成図である。なお、図1と同一部分には同一符号を付して、その詳しい説明は省略する。

【0032】本実施形態が先に説明した第1の実施形態と異なるところは、増幅トランジスタ2のドレインにつながる配線が各行独立になっている。そして、隣りの行のRD配線15がこの増幅トランジスタ2のドレインの配線と共通になっている。

【0033】このような構成であっても、各行のRD線15は独立なので、第1の実施形態と同様に電荷の注入・排出によるリセットが可能である。

(第3の実施形態) 図4は、本発明の第3の実施形態に係わる固体撮像装置を示す回路構成図である。なお、図1と同一部分には同一符号を付して、その詳しい説明は省略する。

【0034】本実施形態は第1及び第2の実施形態と異なり、フォトダイオード1が読み出しトランジスタ16(16-1, 16-2, 16-3)を介して増幅トランジスタ2につながることを特徴とする。なお、図中の17(17-1, 17-2, 17-3)は同一行の読み出しトランジスタ16のゲートに接続された読み出し線である。

【0035】このような構造にすると、増幅トランジスタ2のゲートにつながっている容量である検出容量を小さくできる。セル部の信号の増幅率は配線の容量と検出部の比で決まるので、増幅率を大きくとるために検出部の容量は小さいことが望ましい。光利用率を大きくとるためにはフォトダイオード面積が大きい方がよいが、増幅トランジスタ2のゲートにフォトダイオード1が直接つながる場合は、フォトダイオード面積を大きくすると検出容量も大きくなる。図3の構造は、フォトダイオード1が検出部と独立になっているため、フォトダイオード面積を大きくして光利用率を大きくしながら、検出部の検出容量を小さくできるメリットがある。

【0036】この実施形態でもRD線15が各行で独立になっており、フォトダイオード1のリセットを電荷の注入排出により行うことでフォトダイオード1での雑音を小さくできる。

【0037】図5は図4の構成の実施形態においてフォトダイオードが埋め込みフォトダイオードの構造になっている場合の検出部とフォトダイオードの断面図を含む単位セルの構成図である。電荷読み出し時の電位分布も合わせて示している。なお、埋め込みフォトダイオードはSi表面層がp層になっており、Si表面で発生する暗電流を防ぐものである。

【0038】埋め込みフォトダイオードの場合は、読み出しトランジスタのゲートに十分大きな電圧を加えるなどして信号電荷を完全転送でき、フォトダイオードを完全空乏化することができる。この場合、完全転送ためKTCノイズは発生しない。しかし、低いゲート電圧では図5に示したように電位ポケットができるなどして完全転送は難しくなる。そのため、読み出しトランジスタを強反転状態で動作してフォトダイオード1をリセットすると、2/3KTCノイズが発生する。固体撮像素子の電源電圧を低くすると低消費電力化はできるが、そのために低いゲート電圧でフォトダイオードより信号電荷を転送する必要がある。

【0039】不完全転送の場合は、本実施形態のように電荷の注入・排出によるリセットを行うことにより、雑音を低下させることができる。また、不完全転送で単純に電荷読み出すことでフォトダイオードをリセットするという方法では、転送残りが起こり残像が発生する。これに対し本実施形態のように、電荷を注入・排出してリセットすることによりこの残像も無くすることができる。

【0040】図12は、図4の実施形態において水平信号読出し部にノイズキャンセラを配置した回路構成図である。図4に示した構成要素以外に、分離キャパシタ21、クランプトランジスタ22が付加されている。図12の実施形態でも図4と同様にフォトダイオード1で発生するKTCノイズを低減し、かつ残像を抑制することができる。

【0041】図6は、本実施形態における動作を示すタイミングチャートである。図6(a)では、水平ブランキング期間に、アドレス線6の電位を“H”にし、RD線15を“L”にし、リセットゲートを“H”にして電荷の注入を行う。次いで、RD線15を“H”にし、リセットゲートを再び“H”にして電荷の排出を行う。その後、読み出しゲートをONして信号を読み出す。

【0042】この動作では、増幅トランジスタ2のゲートにつながる信号検出部20のリセットが電荷の注入・排出で行われている。従って、この動作では信号検出部20で発生するKTCノイズは1/2KTCに低減されている。この場合、フォトダイオード1に蓄積された信号電荷は読み出しトランジスタ16をONすることで完

50

(6)

特開平9-252434

9

全転送するのが望ましい。

【0043】図6(b)では、水平ブランキング期間に、アドレス線6の電位を“H”にし、RD線15を“L”にし、リセットゲートを“H”にして電荷の注入を行う。次いで、RD線15を“H”にし、リセットゲートを再び“H”にして増幅トランジスタ2のゲート部の電荷の排出を行う。その後、読み出しトランジスタをONして信号を読み出す。

【0044】次いで、RD線15を“L”にし、リセットゲートを“H”に、読み出しゲートを“H”にしてフォトダイオード部の電荷の注入を行う。次いで、RD線15を“H”にし、リセットゲートを再び“H”に、読み出しゲートを再び“H”にして電荷の排出を行う。

【0045】この動作では、検出部20とフォトダイオード1の両方が電荷の注入・排出動作によってリセットされており、KTC雑音が1/2 KTCに低減される。また同時に、フォトダイオードからの信号電荷の不完全転送で生じる残像を抑制することができる。

【0046】図6(c)では、水平ブランキング期間に、アドレス線6の電位を“H”にし、RD線15を“H”にし、リセットゲートを“H”にして電荷の排出を行う。その後、読み出しゲートをONして信号を読み出す。次いで、RD線15を“L”にし、リセットゲートを再び“H”に、読み出しゲートをONして電荷の注入を行う。次いで、RD線15を“H”にし、リセットゲートを再び“H”に、読み出しゲートをONして電荷の排出を行う。

【0047】この動作においても、フォトダイオード1に電荷の注入・排出が行われてリセットされており、KTC雑音が1/2 KTCに低減されると共に、残像も抑制される。

【0048】ここで、信号読み出しは、1回行ってもよいし、ノイズキャンセラを用いて2回読み出すようにしてもよい。ノイズキャンセラを用いて2回読み出す場合について、図12も参照して更に詳しく述べる。1回目の信号読み出しでは信号検出部20はリセットされており、信号検出部20のリセットされた電位に対応して電位に垂直信号線8はなっている。この状態でクランプトランジスタ22がONされ、信号蓄積部23の電位はクランプトランジスタのソース電位になっている。この後、フォトダイオード1の信号電荷が信号検出部20に読み出され、信号検出部20の電位はその分変化する。この時の信号検出部20の電位変化は垂直信号線8を通じて、信号蓄積部23に電位変化を生じる。この後、分離トランジスタ12がオフされる。従って、この信号読み出しによる信号検出部20の電位変化が信号蓄積部23に蓄積される。

【0049】このように、ノイズキャンセラを用いて信号検出部20の信号電荷がないリセット時とその後の信号電荷読み出し後での電位変化を検出する場合は、信号

10

検出部20でのKTCノイズは完全に抑圧することができるので、信号電荷検出部のリセット手段はリセットトランジスタ4をKTCノイズが2/3 KTCとなる強反転状態で動作しても構わない。勿論、フォトダイオードに電荷を注入・排出することによって図4の実施形態と同じ効果が得られる。

(第4の実施形態) 図7は、本発明の第4の実施形態に係わる固体撮像装置を示す回路構成図である。図において図10と同一部分には同一符号を付して、その詳しい説明は省略する。

【0050】本実施形態が図10に示した従来装置と異なる点は、負荷トランジスタを省略すると共に、増幅トランジスタ2のドレインが、各行毎に設置された電荷注入線201、202、203に各行共通に接続されていることである。

【0051】図8に、図7の素子の動作を説明するための、増幅トランジスタ、垂直選択トランジスタ、及び電荷注入線の電位図を示した。まず、信号を読み出す行の垂直選択トランジスタをON状態にした後(a)、選択された行に相当する電荷注入線を“L”レベルにし、増幅トランジスタのゲートを通して垂直信号線に電荷を注入する(b)。続いて、電荷注入線電位を再び“H”レベルに戻す(c)。垂直信号線電位は増幅トランジスタのチャネル電位にほぼ等しくなるから、増幅トランジスタのゲート電位に乗っている信号電荷が垂直信号線に呼び出される。

【0052】図9に素子の動作タイミングを示した。基本的には前記図11に示す動作と同じであるが、本実施形態では、アドレスパルス101、102、103に続いて、電荷注入線201、202、203にパルスを印加することが特徴である。

【0053】このように本実施形態によれば、増幅トランジスタ2の信号を垂直信号線8に読み出す際に、負荷トランジスタを使う必要がない。また、そのために負荷トランジスタで消費される電力を無くすことができ、低消費電力化をはかることができる。なお、本発明は上述した各実施形態に限定されるものではなく、その要旨を逸脱しない範囲で、種々変形して実施することができる。

【0054】

【発明の効果】以上詳述したように本発明(請求項1、2)によれば、電荷の注入・排出動作によりフォトダイオードをリセットすることにより、フォトダイオード部で発生するノイズを低減させることができ、S/Nの高い固体撮像装置を実現することが可能となる。

【0055】また、本発明(請求項3)によれば、増幅トランジスタの信号を垂直信号線に読み出す際に、負荷トランジスタを使う必要がない。そのため、素子面積を小さくすることができる。また、素子製造工程を短縮することができる。また、負荷トランジスタが無いため、

50

(7)

特開平9-252434

11

負荷トランジスタで消費される電力を小さくすることができる。

【図面の簡単な説明】

【図1】第1の実施形態に係わる固体撮像装置を示す回路構成図。

【図2】第1の実施形態における動作を示すタイミングチャート。

【図3】第2の実施形態に係わる固体撮像装置を示す回路構成図。

【図4】第3の実施形態に係わる固体撮像装置を示す回路構成図。

【図5】第3の実施形態における単位セルの構成を示す図。

【図6】第3の実施形態における動作を示すタイミングチャート。

【図7】第4の実施形態に係わる固体撮像装置を示す回路構成図。

【図8】第4の実施形態の動作を説明するための単位セルの電位図。

【図9】第4の実施形態の動作を示すタイミングチャート。

【図10】従来のMOS型固体撮像素子の回路図の一例。

【図11】図4のセンサの動作タイミングチャート。 *

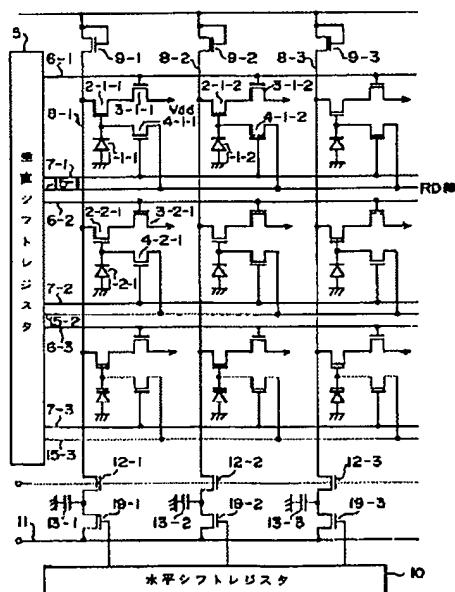
12

*【図12】図4の実施形態において水平信号読出し部にノイズキャンセラを配置した回路構成図。

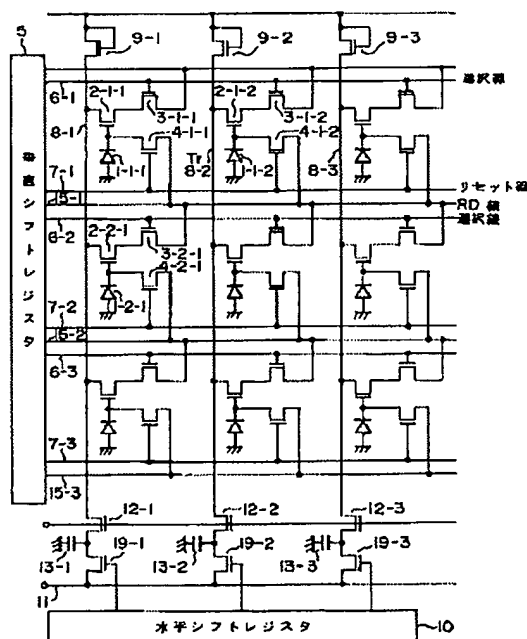
【符号の説明】

- 1…フォトダイオード
- 2…増幅トランジスタ
- 3…垂直選択トランジスタ
- 4…リセットトランジスタ
- 5…垂直シフトレジスタ
- 6…水平アドレス線
- 7…リセット線
- 8…垂直信号線
- 9…負荷トランジスタ
- 10…水平シフトレジスタ
- 11…水平信号線
- 12…分離トランジスタ
- 13…増幅容量
- 15…リセットドレイン配線(RD線)
- 16…読み出しトランジスタ
- 19…水平選択トランジスタ
- 20…信号検出部
- 21…分離キャパシタ
- 22…クランプトランジスタ
- 23…信号蓄積部

【図1】



【図3】



(8)

特開平 9 - 2 5 2 4 3 4

【圖2】

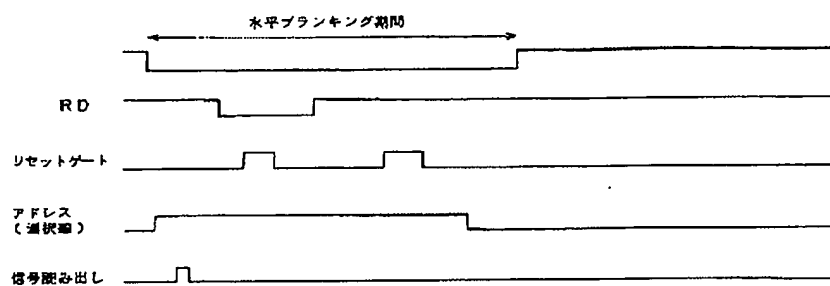
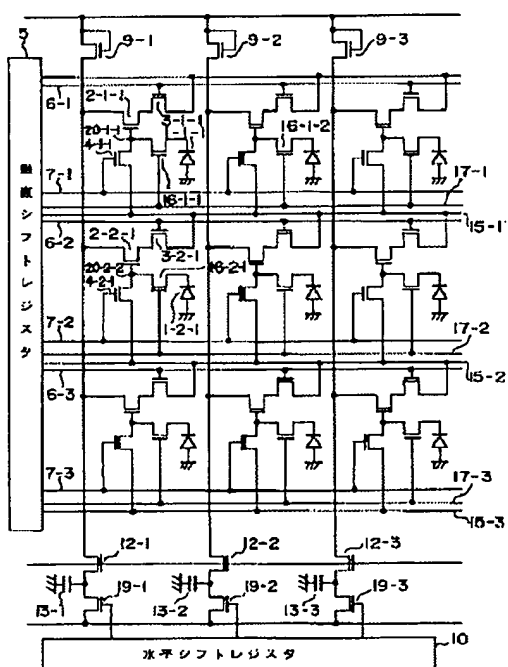
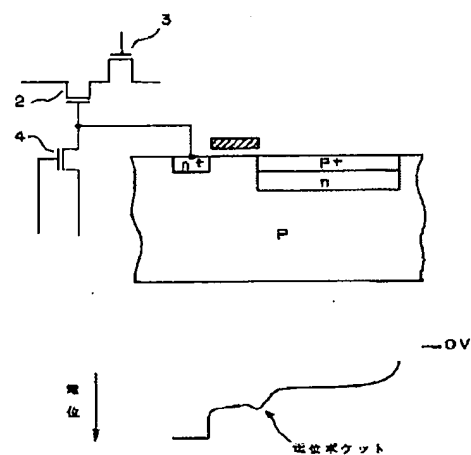


Fig. 4

【圖 4】



【圖5】

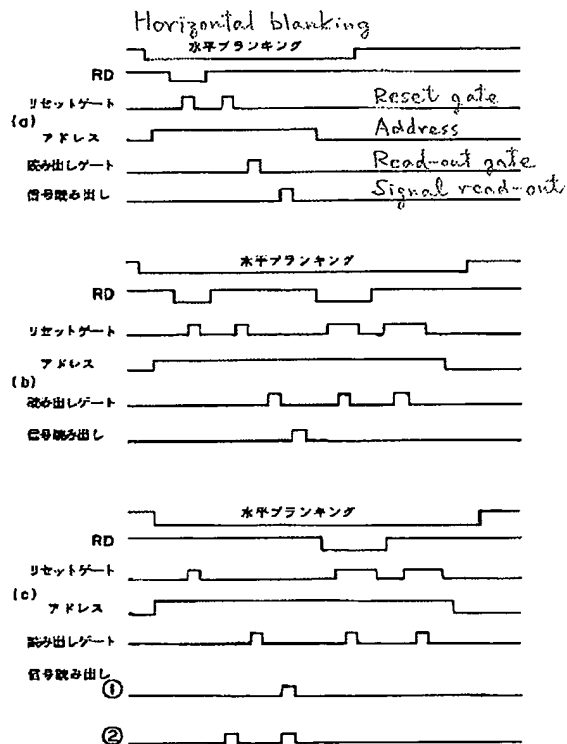


(9)

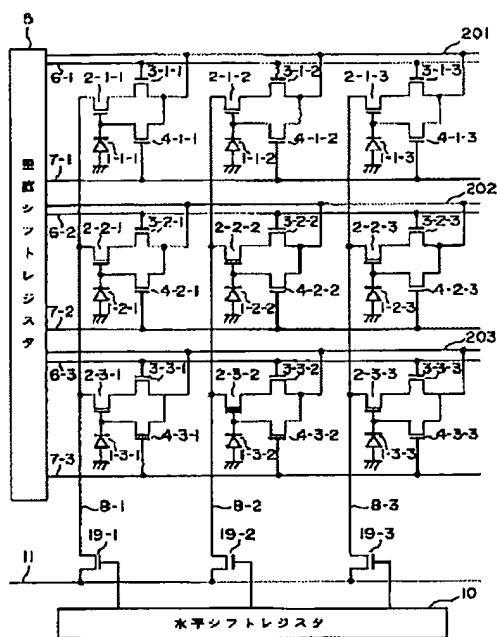
特開平9-252434

FIG. 6

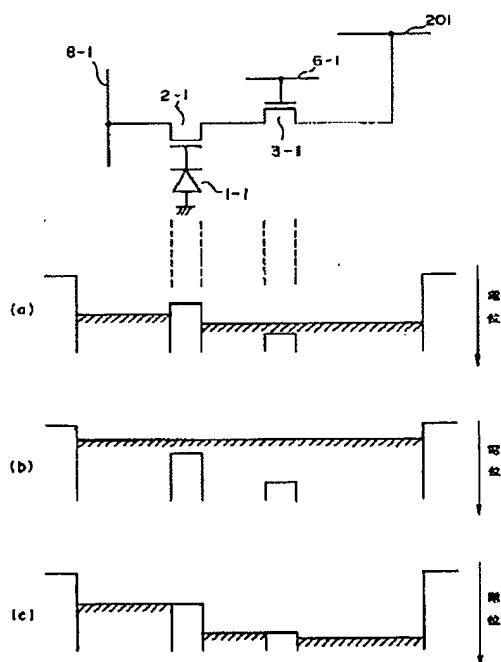
【図6】



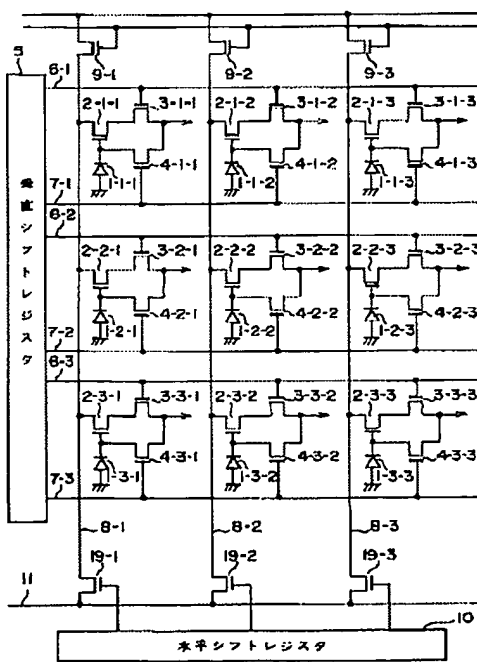
【図7】



【図8】



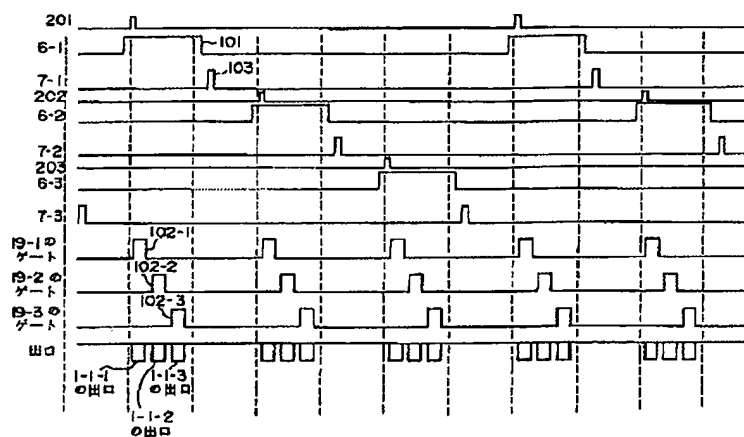
【図10】



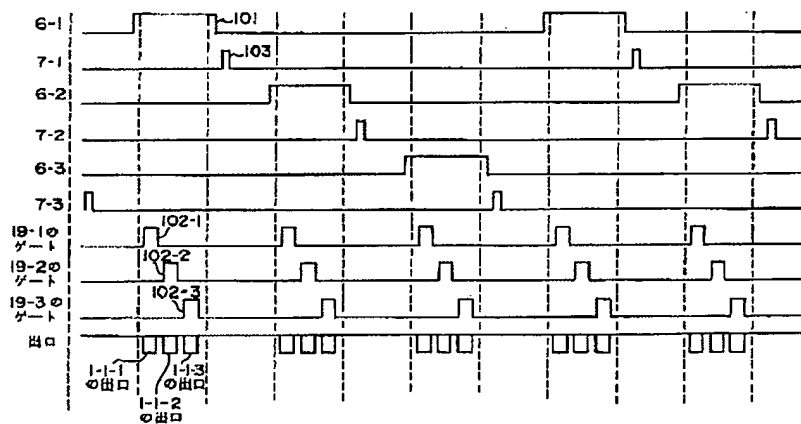
(10)

特開平9-252434

【図9】



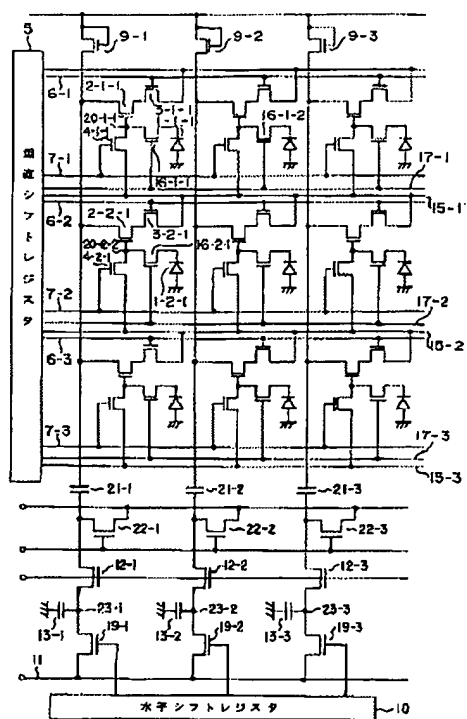
【図11】



(11)

特開平9-252434

【図12】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.